ISSN: 1692-7257 - Volumen 2 – Número 48 - 2026

ORIGINAL

RCTA
Revista Colombiana de Tecnologías de Avanzada
UNIPAMPLONA

Cargador/descargador de baterías para microrredes bipolares con regulación sincrónica de voltaje

Battery charger/discharger for bipolar microgrids with synchronous bus voltage regulation

Carlos Andrés Ramos Paja[1]
Andrés Julián Saavedra Montes[1]
Sergio Ignacio Serna Garcés[2]

[1] **Universidad Nacional de Colombia, Facultad de Minas, Medellín Colombia.**
[2] **Instituto Tecnológico Metropolitano, Departamento de Electrónica y Telecomunicaciones, Medellín, Colombia.**

Recibido: 01 diciembre 2025. Revisado: 02 marzo 2026. Aceptado: 04 junio 2026. Publicado: 01 julio 2026.
Autor de correspondencia: Andrés Julián Saavedra Montes

Cómo citar: C. A. Ramos Paja, A. J. Saavedra Montes, and S. I. Serna Garcés, "Cargador/descargador de baterías para microrredes bipolares con regulación sincrónica de voltaje", *Revista Colombiana de Tecnologías de Avanzada (RCTA)*, vol. 2, no. 48, jul. 2026, art. no. 4470, doi: 10.24054/rcta.v2i48.4470

Esta obra está bajo una licencia internacional Creative Commons Atribución-NoComercial 4.0.

Resumen:

Las microrredes DC bipolares ofrecen ventajas significativas en la distribución de energía y son particularmente útiles para aplicaciones aisladas. Este artículo propone y diseña un cargador/descargador de baterías específicamente adaptado para estos sistemas, abordando el desafío de generar el bus bipolar a partir de una única batería, la cual es una capacidad crucial para las microrredes aisladas. El trabajo se centra en la regulación síncrona de los voltajes del bus DC bipolar $(v_p = v_n)$ mediante una estrategia de control por modos deslizantes (SMC). La etapa de potencia del convertidor, en configuración de medio puente, está diseñada para esta regulación síncrona. El SMC elegido proporciona estabilidad global y robustez en estos convertidores conmutados no lineales. Se detalla un procedimiento de diseño sistemático para los parámetros críticos del convertidor, incluyendo el inductor, las capacitancias del bus, el factor de ponderación y la banda de histéresis, asegurando así el rendimiento deseado en términos de desviación de voltaje, tiempo de establecimiento y frecuencia de conmutación. Simulaciones circuitales, realizadas en PSIM, verifican rigurosamente el funcionamiento correcto y la regulación robusta de voltaje bajo diversos escenarios operativos, que incluyen consumo y producción de corriente desequilibrados y equilibrados. La solución propuesta se evaluó usando un ejemplo de aplicación, lo que confirmó la regulación precisa de voltaje dentro de los limites definidos (24 V ± 2.5%), logrando los tiempos de establecimiento requeridos (0.1 ms en una banda de 1%), y verificando la limitación de la frecuencia de conmutación (menor a 100 kHz), lo que valida el procedimiento propuesto para diseño y control del sistema.

Palabras clave: cargador/descargador de batería; microrred bipolar DC síncrona; control por modos deslizantes; proceso de diseño integrado; capacitancia del bus.

Abstract:

Bipolar DC microgrids offer significant advantages in power distribution and are particularly useful for isolated applications. This paper proposes and designs a battery charger/discharger adapted explicitly for these systems, addressing the challenge of generating the bipolar bus from a single battery, which is crucial capability for isolated microgrids. The work focuses on the synchronous regulation of both positive and negative DC bus voltages $(v_p = v_n)$ using a robust sliding-mode control (SMC) strategy. The converter's power stage, in a half-bridge configuration, is designed for this synchronous regulation. The chosen SMC provides global stability and robustness for these non-linear switching converters. A systematic design procedure is detailed for critical converter parameters, including the inductor, bus capacitances, weighting factor, and hysteresis band, ensuring desired performance in terms of voltage deviation, settling time, and switching frequency. Circuital simulations, performed in PSIM, rigorously verify the correct operation and robust voltage regulation under diverse operational scenarios, including unbalanced and balanced current consumption and production. The proposed approach was tested in a particular application example, which confirms the precise bus voltage regulation within specified limits (24 V ± 2.5%), achieving desired settling times (0.1 ms at 1% band), and verifying the correct limitation of the switching frequency (below of 100 kHz), thus validating the proposed design and control approach.

Keywords: battery charger/discharger; synchronous bipolar DC microgrid; sliding-mode control; integrated design process; bus capacitance.

INTRODUCCIÓN

Actualmente, las microrredes DC representan una alternativa para la distribución de energía eléctrica, y son útiles en entornos aislados en conjunto con la generación distribuida. Una microrred bipolar es una arquitectura de microrredes DC, la cual ofrece ventajas sobre la arquitectura unipolar. Entre las principales ventajas se encuentran una mayor flexibilidad en el nivel de voltaje gracias a su operación unipolar y bipolar, una mayor eficiencia debido a la reducción de la corriente en los conductores, mayor continuidad del servicio gracias a la presencia de tres terminales (neutro, polos negativo y positivo), integración de diversas fuentes de energía renovables con diferentes niveles de voltaje, y menor tamaño y coste de los convertidores debido a la operación con altos voltajes[1].

Un bus DC bipolar frecuentemente se obtiene utilizando un convertidor AC/DC trifásico, donde los sistemas se conectan a una red de AC [2], [3]. Un rectificador convierte el voltaje trifásico y lo divide en dos buses utilizando un punto neutro, generando así los niveles +Vdc/2 y -Vdc/2. Por otro lado, cuando los sistemas operan de forma aislada, pueden aprovechar la arquitectura de microrred bipolar. La generación de un bus bipolar a partir de una sola batería crea una microrred DC aislada, con el bus bipolar producido con una única fuente de energía. En este caso, se utiliza un convertidor DC/DC bipolar para conectar la fuente y las cargas, regulando el voltaje en ambos polos. Esta estructura resulta útil para el suministro de energía a comunidades rurales o aplicaciones móviles, ya que reduce el número de fuentes de alimentación necesarias, facilita el equilibrio energético entre los polos, y mantiene los niveles de voltaje incluso con cargas desbalanceadas [4].

En contraste con las ventajas que ofrecen las microrredes bipolares, su correcto funcionamiento presenta requerimientos técnicos. Por ejemplo, cuando las cargas conectadas a los polos +Vdc/2 y –Vdc/2 tienen valores diferentes, se produce un desbalance de voltaje. Este desbalance se puede resolver mediante un balanceador de tensión, que mantiene un punto medio estable y regula la diferencia entre los voltajes de los polos positivo y negativo. El balanceador redistribuye la energía entre los polos, manteniendo $V+ \approx V-$. El control de estos sistemas implica la regulación de dos voltajes de salida que comparten un punto medio común, lo que significa que las variaciones de carga en un polo afectan directamente al otro[5]. Esto introduce un fenómeno conocido como acoplamiento cruzado en la dinámica del sistema, el cual no puede mitigarse mediante controladores lineales independientes que no garantizan un comportamiento estable y equilibrado[2],[6],[7],[8],[9]. Este es el caso de[2], donde controladores lineales (estructuras de doble integrador en adelanto) se usan para regular cada rama. Debido a que esos controladores se diseñan en un punto de trabajo particular, no es posible garantizar estabilidad global y desempeño unificado. De forma contraria, la solución reportada en [6] presenta un controlador diseñado con un modelo promediado, lo que limita la respuesta en frecuencia del sistema. Además, esa solución usa un controlador basado en backstepping, requiriendo ajustar dos parámetros usando la optimización por enjambre de partículas, lo que implica un entrenamiento lento para cada aplicación. El trabajo reportado en [7] también se basa en dos controladores lineales de primer orden (filtros washout) ajustados en el punto de operación nominal, lo que impide garantizar un desempeño global. Asimismo, esa técnica de control incluye filtros paso-bajo para remover transitorios de alta frecuencia, lo que introduce retardos en la respuesta dinámica de la regulación de voltaje. Una limitación diferente se observa en[8], donde todo el sistema de control se basa en un modelo de pequeña señal. Esto implica que cualquier diseño de control queda limitado a un punto de operación particular, lo que impide garantizar estabilidad global. Finalmente, el trabajo reportado en [9] hace evidente la necesidad de controladores con estabilidad y desempeño global. Ese trabajo reporta múltiples escenarios de operación para buses bipolares DC, donde el cargador/descargador de baterías debe soportar condiciones de operación muy diferentes, por tanto, contralores localmente estables (o de pequeña señal) no pueden asegurar el desempeño deseado del sistema.

Un controlador por modos deslizantes (SMC por sus siglas en inglés) puede considerar la interacción entre los dos polos y preservar su simetría. Esta técnica de control es apropiada para la regulación de convertidores de potencia debido a su robustez ante variaciones de la inductancia, la resistencia, las cargas y/o las fuentes. Además, una estrategia SMC proporciona estabilidad general en sistemas no lineales gracias a su superficie de deslizamiento; esto la hace ideal para operar con convertidores e.g. cargadores/descargadores de baterías[10],[11].

La principal contribución de este artículo es el diseño de una estrategia avanzada para controlar las dos ramas de una microrred bipolar, usando un SMC que regule simultáneamente los dos voltajes, asegurando así la estabilidad global y el desempeño de ambas ramas. Esto se logra con una superficie de deslizamiento que combina los errores de ambos voltajes en una sola función de conmutación. De esta forma, el SMC produce una única acción en el convertidor para regular los voltajes en los dos polos. En contraste con otras soluciones basadas en dos controladores (uno para cada rama), el uso de un solo controlador reduce la complejidad del sistema y asegura un balance dinámico entre las ramas, incluso bajo condiciones desbalanceadas y con variaciones rápidas de potencia. Además, el SMC se diseña con el modelo conmutado no lineal, lo que evita penalizaciones en el ancho de banda causados por promediados o aproximaciones de pequeña señal. Para proveer una solución completa, también se discute el diseño de la etapa de potencia usando una estructura de medio puente. Finalmente, se proveen ecuaciones de diseño simples, lo que evita procesos de entrenamiento lentos para el controlador. Este procedimiento exhaustivo para el diseño y control del cargador/descargador asegura la máxima desviación de voltaje deseada, tiempo de establecimiento, y la máxima frecuencia de conmutación.

El resto del artículo está organizado como sigue: la sección 2 presenta la etapa de potencia del cargador/descargador de baterías y su modelo; la sección 3 incluye el diseño completo del controlador por modos deslizantes; y la sección 4 presenta el diseño y la estimación de las capacitancias del bus. En la Sección 5 se incluye un procedimiento de diseño y un ejemplo de aplicación. Finalmente, se lleva a cabo una simulación circuital para validar el diseño de los elementos del cargador/descargador de baterías y los parámetros del SMC.

ETAPA DE POTENCIA DEL CARGADOR /DESCARGADOR DE BATERÍAS

El cargador/descargador de baterías propuesto, para microrredes DC bipolares, se describe en la figura 1. La etapa de potencia está formada por dos MOSFET en configuración de medio puente, donde el MOSFET superior se activa con la señal de control u, mientras que el MOSFET inferior se activa con $\overline{u} = 1 - u$. El circuito cuenta con dos condensadores, C_p y C_n, también en configuración de medio puente, los cuales se utilizan para regular los voltajes de los buses bipolares v_p y v_n. Esta solución está diseñada para buses bipolares sincrónicos, es decir, $v_p = v_n$. Finalmente, se utiliza un inductor L para cargar y descargar los condensadores, lo que permite la regulación del bus DC bipolar. Dado que la etapa de potencia está diseñada para buses DC bipolares sincrónicos, los condensadores se seleccionan iguales ($C_p = C_n$) para soportar la misma corriente máxima en cada rama, i.e. positiva y negativa.

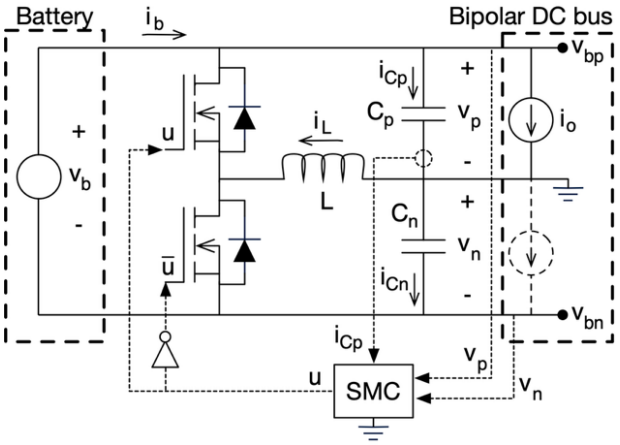

Fig. 1. *Cargador/descargador de baterías para un bus sincrónico bipolar.*
Fuente: elaboración propia.

El modelo conmutado de esta etapa de potencia se obtiene calculando las ecuaciones diferenciales de la corriente del inductor y los voltajes en los condensadores mediante los principios de balance de carga y voltios por segundo[12]. Posteriormente, estas ecuaciones diferenciales se combinan considerando cada valor de la señal de control (u = 1 y u = 0), como se muestra en (1) y(2). Además, (3) representa la corriente de la batería y (4) modela la magnitud del voltaje del bus negativo.

$$\frac{d\,i_L}{dt} = \frac{v_b \bullet \overline{u} - v_p}{L} \quad (1)$$

$$\frac{d\,v_p}{dt} = \frac{i_L - i_o}{2 \bullet C_p} \quad (2)$$

$$i_b = \frac{(1 - 2 \bullet u) \bullet i_L + i_o}{2} \quad (3)$$

$$v_n = v_b - v_p \quad (4)$$

Considerando que el ciclo de trabajo del convertidor es el valor promedio de la señal de control, i.e. $d = (1/T) \bullet \int_0^T u\,dt$, entonces el modelo promediado es:

$$\frac{d\,i_L}{dt} = \frac{v_b \bullet (1 - d) - v_p}{L} \quad (5)$$

$$\frac{d\,v_p}{dt} = \frac{i_L - i_o}{2 \bullet C_p} \quad (6)$$

$$i_b = \frac{(1 - 2 \bullet d) \bullet i_L + i_o}{2} \quad (7)$$

$$v_n = v_b - v_p \tag{8}$$

Finalmente, las condiciones estables de la etapa de potencia se obtienen considerando las derivadas iguales a cero:

$$v_n = v_b \bullet (1 - d) \tag{9}$$

$$i_L = i_o \tag{10}$$

CONTROLADOR POR MODOS DESLIZANTES

El sistema de control propuesto está basado en la teoría de control por modos deslizantes (SMC por sus siglas en inglés), la cual puede proveer estabilidad global a convertidores conmutados no-lineales [10], [11]. El primer paso es diseñar la función de conmutación s_x del controlador por modos deslizantes. Puesto que el objetivo principal de control es regular un bus bipolar DC sincrónico, la magnitud de los voltajes positivos y negativos debe ser igual. Por lo tanto, el termino $k(v_P - v_n)$ es definido como un componente de s_x, donde k es un factor de peso que será calculado posteriormente. Adicionalmente, para proveer una respuesta dinámica rápida, la corriente i_{Cp} de C_P también se define como un componente de s_x, así los cambios en el bus de corriente son detectados sin retardo dado que $i_{Cp} = (i_L - i_o)/2$ como se reporta en (2). La combinación de ambas componentes resulta en la siguiente función de conmutación s_x y en la superficie de deslizamiento S_U:

$$s_x = i_{Cp} + k \bullet (v_p - v_n) \tag{11}$$

$$S_U = \{s_x = 0\} \tag{12}$$

La superficie de deslizamiento (12) asegura tanto el error nulo como la estabilidad: $v_p - v_n = 0$ asegura magnitudes de voltaje iguales en las ramas del bus, e $i_{Cp} = 0$ asegura voltajes estables en el bus. Fig. 1 muestra la interacción del SMC con la etapa de potencia. Finalmente, el análisis de la estabilidad global de este SMC requiere las pruebas de transversalidad y alcanzabilidad [13], las cuales se describen a continuación.

Análisis de Transversalidad

El análisis de transversalidad evalúa la capacidad del SMC de controlar la trayectoria del sistema. Por lo tanto, este análisis verifica la presencia de la señal de control en la derivada de la función de conmutación, la cual se reporta en(13). La formalización de este análisis de transversalidad se presenta en (14). Entonces, evaluando (14) en (13) resulta en (15), la cual confirma la condición de transversalidad.

$$\frac{d\,s_x}{dt} = \frac{v_b \bullet \overline{u} - v_p}{2 \bullet L} - \frac{1}{2} \bullet \frac{d\,i_o}{dt} + \frac{i_L - i_o}{C_p} \tag{13}$$

$$\frac{d}{du}\left(\frac{d\,s_x}{dt}\right) \neq 0 \tag{14}$$

$$\frac{d}{du}\left(\frac{d\,s_x}{dt}\right) = -\frac{v_b}{2 \bullet L} < 0 \tag{15}$$

Análisis de alcanzabilidad

La prueba de alcanzabilidad verifica la capacidad del SMC de alcanzar la superficie de deslizamiento deseada $S_U = \{s_x = 0\}$. Esta condición requiere cambiar la derivada de la función de conmutación en la dirección de la superficie: derivada positiva si $s_x < 0$ y derivada negativa si $s_x > 0$. Esa acción depende del signo de la transversalidad (15), el cual es negativo; así, $u = 1$ produce una derivada negativa y $u = 0$ produce una derivada positiva. Estas condiciones se formalizan a continuación:

$$\lim_{s_x \to 0^-} \frac{d\,s_x}{dt}\Big|_{u=0} > 0 \quad , \quad \lim_{s_x \to 0^+} \frac{d\,s_x}{dt}\Big|_{u=1} < 0 \tag{16}$$

La evaluación de las expresiones anteriores, usando (13), produce la restricción del inductor reportada en (17). Esa expresión describe el valor máximo del inductor que asegura la estabilidad global, el cual depende del voltaje deseado v_p y la derivada máxima de la corriente de carga en las ramas del bus. Por lo tanto, el inductor L debe ser diseñado siguiendo (17) para asegurar la alcanzabilidad. Finalmente, el cumplimiento de las condiciones de alcazabilidad y transversalidad asegura la estabilidad global del SMC [13].

$$L < \frac{v_p}{\left|\frac{d\,i_o}{dt}\right|} \tag{17}$$

Dinámica equivalente

El cálculo del factor de peso k se realiza para imponer un tiempo de estabilización deseado en el voltaje del bus después

de un transitorio de la corriente de carga. Este cálculo considera la operación correcta del SMC, lo cual se asegura con la estabilidad global discutida en las Subsecciones 3.1 y 3.2. Asimismo, la estabilidad global asegura la operación dentro de la superficie de deslizamiento (12), i.e. $S_U = \{s_x = 0\}$. Por lo tanto, el SMC impone $i_{Cp} = -k \bullet (v_p - v_n)$, y reemplazando (6) y (9) se obtiene la dinámica equivalente en lazo cerrado para el voltaje del bus. Puesto que la condición de operación deseada es $v_p = v_n = v_b/2$, la expresión resultante en el dominio del tiempo (18) se obtiene a partir de $v_p - v_n = 2 \bullet v_p - v_b$. Entonces, (18) se transforma al dominio de Laplace como se muestra en (19), relacionando así las perturbaciones de voltaje en el bus positivo v_p con la condición deseada $v_b/2$.

$$C_p \bullet \frac{d\, v_p}{dt} = -k \bullet (2 \bullet v_p - v_b) \tag{18}$$

$$G_{CL} = \frac{\widehat{v_p}}{\left(\widehat{v_b}/2\right)} = \frac{1}{\left(\frac{C_p}{2 \bullet k}\right) \bullet s + 1} \tag{19}$$

El diseño de k se realiza para el escenario del peor caso, el cual considera un cambio escalón en el voltaje del bus igual a la máxima desviación permitida Δv_p. Esa perturbación se formaliza, en el dominio de Laplace, como $\widehat{v_b}/2 = \frac{\Delta v_p}{s}$. Entonces, el comportamiento dinámico del voltaje en el bus se calcula como $\widehat{v_p} = G_{CL} \bullet \frac{\Delta v_p}{s}$, lo que resulta en la expresión en el dominio del tiempo para el voltaje en el bus dada en (20). El tiempo de estabilización se mide cuando el voltaje del bus entra en una banda segura ϵ, i.e. $\widehat{v_p} = \epsilon \bullet v_b/2$, donde el voltaje requerido para compensar es $\Delta v_p - \epsilon \bullet v_b/2$. Así, ese valor se reemplaza en (20) para obtener la expresión de diseño para k reportada en (21), la cual asegura el tiempo de estabilización deseado para el voltaje del bus.

$$\widehat{v_p} = \Delta v_p \bullet \left(1 - e^{-t/\left(\frac{C_p}{2 \bullet k}\right)}\right) \tag{20}$$

$$k = \frac{-\ln\left(\frac{\epsilon \bullet v_b/2}{\Delta v_p}\right) \bullet C_p}{2 \bullet t_s} \tag{21}$$

Frecuencia de conmutación

La superficie de deslizamiento teórica reportada en (12) podría introducir frecuencias de conmutación muy altas cerca a $s_x = 0$. Este problema se aborda introduciendo una banda de histéresis alrededor de la superficie [13], la cual limita la máxima frecuencia de conmutación F. La formalización de esta limitación se describe en (22), donde H es la banda de histéresis.

$$S_{UP} = \{s_x \leq H\} \tag{22}$$

La superficie en (22) impone un rizado en la función de conmutación igual a H. Ese rizado se calcula a partir de (11) como $H = \Delta i_L/2$, donde Δi_L es el rizado de la corriente en el inductor. Δi_L se divide por 2 porque la mitad de la corriente del inductor se procesa en el condensador C_P como se reporta en (2), i.e. $i_{Cp} = i_L/2$. Entonces, el rizado de la corriente en el inductor se calcula de (1) como $\Delta i_L = v_p \bullet d \bullet T/(2 \bullet L)$. Además, a partir de (9) se calcula un ciclo de trabajo $d = 0.5$ para la condición de operación deseada $v_p = v_n = v_b/2$. Con base en los análisis previos, se obtiene la expresión (23) para la banda de histéresis H, la cual asegura una frecuencia de conmutación máxima F.

$$H = \frac{v_p}{8 \bullet L \bullet F} \tag{23}$$

DISEÑO DE LAS CAPACITANCIAS DEL BUS

El cálculo de los condensadores del bus $C_P = C_n$ se realiza para limitar la desviación del voltaje del bus causada por la máxima perturbación de corriente Δi_o permitida en el bus bipolar. Este cálculo requiere el análisis de las formas de onda de voltaje y corriente en el condensador C_P. La Fig. 2 muestra el nodo de tierra del cargador/descargador bipolar, y el análisis considera un cambio escalón en la corriente del bus Δi_o, lo que corresponde al escenario del peor caso. La forma de onda de la corriente de salida i_o exhibe una perturbación escalón de bajada con magnitud Δi_o, la cual se compensa por el SMC con un decremento en la corriente i_{Cp} del condensador C_P. Sin embargo, la expresión (2) reporta que la corriente en el condensador depende de la mitad de la corriente de salida i_o y la mitad de la corriente del inductor i_L, así el escalón de la corriente de carga Δi_o es instantáneamente trasladado a i_{Cp} dividido por 2. En contraste, la corriente del inductor puede cambiar con la máxima pendiente definida en (1), y su efecto se traslada a i_{Cp} divido por 2 durante un intervalo de tiempo ΔT_Q. La Fig. 2 muestra las formas de onda de i_o, i_L y i_{Cp}.

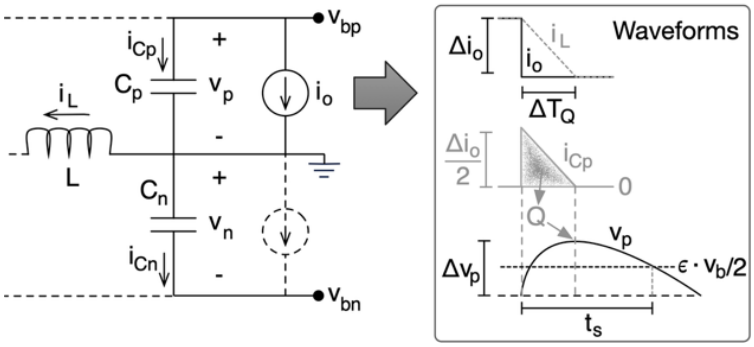

Fig. 2. *Análisis de la desviación de voltaje en el bus.*
Fuente: elaboración propia.

El intervalo ΔT_Q es el tiempo requerido por i_{Cp} para alcanzar 0 iniciando desde $\Delta i_o/2$, resultado en la expresión (24). Esa expresión se basa en la derivada de la corriente del inductor reportada en (1) para $u = 1$.

$$\Delta T_Q = \frac{\Delta i_o/2}{\frac{1}{2} \bullet \frac{d\, i_L}{dt}} = \frac{2 \bullet L \bullet \Delta i_o}{v_b} \tag{24}$$

La forma de onda de i_{Cp} describe que una carga positiva Q se almacena en el condensador C_P durante el transitorio. Esa carga se calcula como el área del triángulo formado por $\Delta i_o/2$ y ΔT_Q, resultando en $Q = \Delta T_Q \bullet \Delta i_o/4$. La forma de onda de la mitad de la Fig. 2 ilustra este concepto. Además, esa carga positiva produce un incremento en el voltaje v_p del condensador C_P definido por $\Delta v_p = Q/C_P$. Finalmente, operando las expresiones previas, incluyendo (24), se llega al cálculo de C_P que asegura una desviación máxima Δv_p:

$$C_P = \frac{L \bullet {\Delta i_o}^2}{2 \bullet v_b \bullet \Delta v_p} \tag{25}$$

PROCEDIMIENTO DE DISEÑO Y EJEMPLO DE APLICACIÓN

Esta sección sintetiza el proceso de diseño, el cual se ilustra con un ejemplo de aplicación.

Síntesis en el proceso de diseño

El primer paso es definir los requerimientos de la aplicación: voltaje de la batería (v_b), voltajes bipolares sincrónicos ($v_p = v_n = v_b/2$), máxima derivada de corriente en los buses $\left|\frac{d\, i_o}{dt}\right|$, amplitud máxima de las perturbaciones de la corriente de carga (Δi_o), máxima desviación de voltaje en los buses (Δv_p), tiempo de establecimiento (t_s) para una banda segura (ϵ), y una frecuencia de conmutación máxima soportada por los componentes (F).

Luego se calcula el inductor L con (17) para asegurar la estabilidad global. El tercer paso es calcular los condensadores del bus $C_P = C_n$ con (25), ecuación que limita las desviaciones de voltaje del bus a Δv_p. El cuarto paso es calcular el factor de peso k desde (21) para asegurar el tiempo de establecimiento deseado t_s. Finalmente, la banda de histéresis del SMC es calculada desde (23) para limitar la frecuencia de conmutación a F.

Ejemplo de aplicación

Este ejemplo de aplicación considera un voltaje de batería $v_b = 48\, V$, el cual se usa para dar soporte al bus bipolar sincrónico entregando $24\, V$ a las ramas ($v_p = v_n = 24\, V$). En este ejemplo las fuentes y cargas conectadas al bus imponen una máxima derivada de corriente $\left|\frac{d\, i_o}{dt}\right| = 100\, A/ms$, con una amplitud máxima de las perturbaciones de corriente $\Delta i_o = 2\, A$. Además, la correcta operación de estas fuentes y cargas requiere limitar las desviaciones de voltaje de las ramas a $2.5\ \%$, por lo tanto, se debe asegurar una desviación máxima de $0.6\, V$. Las cargas y fuentes de este ejemplo soportan una desviación de voltaje durante $t_s = 0.1\, ms$ para una banda de $\epsilon = 1\%\ (0.24\, V)$ en el bus. Finalmente, los dispositivos usados en la construcción del convertidor soportan una frecuencia de conmutación máxima $F = 100\, kHz$. Estos requerimientos se resumen en la Tabla 1.

Siguiendo el procedimiento de diseño de la Subsección 5.1, una inductancia máxima del convertidor de $240\, \mu H$ se calcula con (17), seleccionando una inductancia comercial $L = 200\, \mu H$. Las capacitancias mínimas del bus se calculan como $13.72\, \mu F$ a partir de (25), seleccionando los condensadores comerciales $C_P = C_n = 15\, \mu F$. Posteriormente, el factor de peso $k = 0.07\, A/V$ se calcula usando (21). Finalmente, la banda de histéresis $H = 0.15\, A$ se calcula con (23). La Tabla 2 sintetiza los parámetros del cargador/descargador bipolar.

Tabla 1: Requerimientos para el ejemplo de aplicación

Requerimiento	Valor
v_b	48 V
$v_p = v_n$	24 V
$\left\|\frac{d\, i_o}{dt}\right\|$	100 A/ms
Δi_o	2 A
Δv_p	2.5 % (0.6 V)
t_s	0.1 ms
ϵ	1% (0.24 V)
F	100 kHz

Fuente: elaboración propia.

Tabla 2: Parámetros de el cargador/descargador bipolar

Parámetros	Valor
L	μH 200
$C_p = C_n$	15 μF
k	0.07 A/V
H	0.15 A

Fuente: elaboración propia.

SIMULACIONES CIRCUITALES

El ejemplo de diseño anterior se verifica usando simulaciones circuitales detalladas realizadas en el simulador de electrónica de potencia profesional PSIM® 2022. El simulador se configuró con un tiempo de integración de 10 ns, y el modelo de los MOSFETs incluye una resistencia ON de 4.8 m, un voltaje directo del diodo de 3 V, y una resistencia de 1 m para el diodo parásito.

Posteriormente, el esquema circuital de la Fig. 1 se implementó en PSIM usando los parámetros de la Tabla 2. La Fig. 3 muestra el circuito de PSIM, donde el voltaje del bus negative es medido en el nodo más bajo, así este es el valor negativo del valor de la magnitud de voltaje del bus. Este es compensado adicionando ambos voltajes del bus, tanto el positivo como el negativo para formar el componente $k \bullet (v_p - v_n)$ de la función s_x (11).

Adicionalmente, la Fig. 3 también muestra el comparador de histéresis implementando la superficie de deslizamiento practica $S_{UP} = \{s_x \leq H\}$ previamente definida en (22). Tal comparador de histéresis es formado por dos comparadores clásicos y un flip-flop S-R, el cual produce la señal de control u de los MOSFETs.

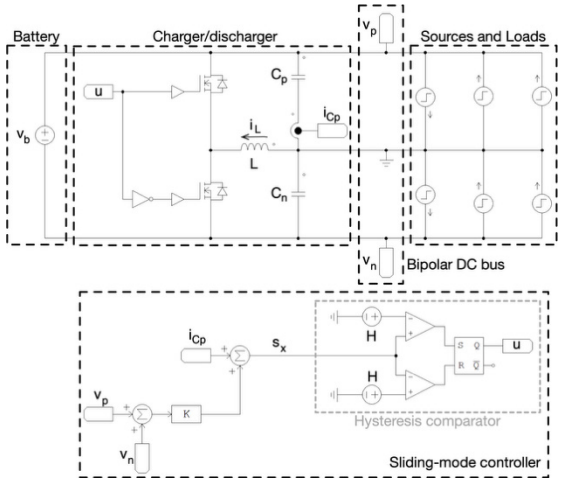

Fig. 3. *Implementación en PSIM del cargador/descargador bipolar.*
Fuente: elaboración propia.

El circuito de simulación de la Fig. 3 considera seis cambios de corriente en ambos buses, el positivo y el negativo. La Fig. 4 reporta los resultados de simulación, donde en 0.5 ms el bus positivo tiene un consumo de corriente de 1 A, el cual produce un consumo desbalanceado desde el bus negativo en espera (0 A). En esa condición ambos buses se perturban, pero su regulación es correcta; la desviación de voltaje en este caso es pequeña (0.8 %) debido a que la perturbación de corriente es menor al Δi_o definido en la Tabla 1, cumpliendo el requerimiento de desviación (menor a 2.5 %). En 1.5 ms el bus negative tiene una perturbación de corriente de 2 A (igual a Δi_o in Table 1), produciendo un consumo desbalanceado. De nuevo, ambos voltajes del bus son perturbados y correctamente regulados con una desviación de 1.9 % < 2.5 %. En 2.5 ms el consumo de corriente

en el bus negativo es reducido a 1 A, lo que produce un consumo de corriente balanceado; nuevamente, ambos buses están regulados correctamente con una desviación de voltaje de 0.5 % < 2.5 %.

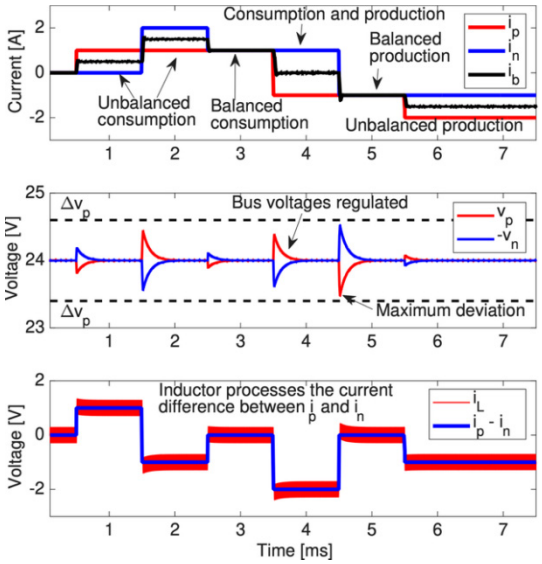

Fig. 4. *Simulation circuital.*
Fuente: elaboración propia.

En 3.5 ms la corriente en el bus positivo se hace negativa (-1 A), lo cual considera que una fuente está produciendo energía. Por lo tanto, el consumo en el bus negativo y producción en el bus positivo están ocurriendo al mismo tiempo. Como en el caso previo, ambos voltajes en los buses están regulados correctamente, en este caso con una desviación de 1.7 % < 2.5 %. En 4.5 ms la corriente en el bus negativo se hace negativa, lo que implica que una fuente en ese bus también está produciendo energía. Esto genera una producción balanceada en ambos buses (-1 A), donde $\Delta i_o = 2\,A$, tal y como se define en la Tabla 1. En este caso, ambos voltajes en el bus están regulados correctamente con una desviación de 2.2 % < 2.5 %. Finalmente, en 5.5 ms la producción en bus positivo se incrementa (-2 A), generando una producción desbalanceada en el bus DC bipolar. Como en los casos previos, ambos voltajes del bus están regulados correctamente, en este caso con una desviación de 0.4 % < 2.5 %.

En conclusión, la simulación circuital de la Fig. 4 confirma la correcta regulación del bus DC bipolar en cualquier condición de operación. Además, se observa que la corriente de la batería siempre es el valor promedio de la corriente en ambos buses. Esto es lo esperado, ya que la producción de corriente en un bus puede ser usada para alimentar el consumo de corriente en el otro bus. Esto se confirma en las formas de onda de la parte baja, donde la corriente del inductor solamente procesa la diferencia entre las corrientes en los buses.

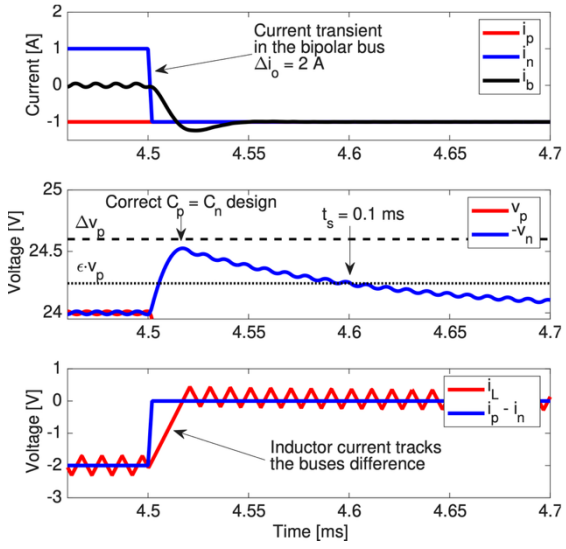

Fig. 5. *Verificación del tiempo de estabilización y de la desviación máxima.*
Fuente: elaboración propia.

La Fig. 5 muestra un zoom entre 4.46 ms y 4.70 ms, el cual corresponde a un transitorio $\Delta i_o = -2\ A$ en el bus negativo. La figura confirma el diseño correcto tanto del convertidor como del controlador: la desviación del voltaje del bus siempre está por debajo del límite $\Delta v_p = 0.6\ V$ (0.53 V o 2.2 % < 2.5 %), y del tiempo de estabilización es igual a $t_s = 0.1\ ms$ para una banda de $\epsilon = 1\%\ (0.24\ V)$. Finalmente, la frecuencia de conmutación, medida en i_L, es igual a 100 kHz. En conclusión, el proceso de diseño propuesto (cuyo resultado son los parámetros de la Tabla 2) provee las características de operación deseadas y definidas en la Tabla 1.

CONCLUSIONES Y TRABAJO FUTURO

Este trabajo propuso, diseñó y verificó exitosamente un sistema cargador/descargador de baterías dedicado explícitamente para microrredes DC bipolares sincrónicas. El núcleo del sistema es la estrategia de control por modos deslizantes que regula efectivamente los voltajes del bus bipolar, asegurando que los polos positivo (v_p) y negativo (v_n) se mantienen en igual de magnitud y estabilidad. La estabilidad global del controlador no lineal fue rigurosamente confirmada a través de los análisis de transversalidad y alcanzabilidad, exhibiendo su robustez para aplicaciones de convertidores conmutados. Una contribución significativa de esta investigación es el establecimiento de un procedimiento de diseño sistemático y riguroso que habilita el cálculo de los parámetros críticos, incluyendo el inductor (L), los condensadores del bus (C_p, C_n), el factor de peso de la superficie de deslizamiento (k), y la banda de histéresis (H). Estos cálculos se basan en requerimientos de aplicación tales como la máxima desviación de voltaje, el tiempo de estabilización y la frecuencia máxima de conmutación.

El desempeño del convertidor y su controlador se validaron a través de simulaciones circuitales en PSIM bajo múltiples escenarios de operación, incluyendo condiciones balanceadas y desbalanceadas de absorción y entrega de corriente. Los resultados confirman una regulación de voltaje que cumple con todas las características de operación deseadas. Además, el sistema demuestra un manejo eficiente del flujo de potencia, permitiendo producción de corriente en un bus para suplir el consumo en el otro bus. Esto se confirma en la simulación de la corriente de la batería, la cual corresponde al promedio de las corrientes en los dos buses.

Basados en estos resultados, se proponen múltiples líneas de trabajo futuro. El paso más inmediato es validar experimentalmente la solución en un prototipo físico, confirmando los resultados teóricos y de simulación bajo condiciones reales, incluyendo las no idealidades y tolerancia de los componentes. Posteriormente, la investigación podría enfocarse en mejorar la tolerancia a fallas del sistema, analizando su comportamiento durante condiciones anómalas tales como cortocircuitos, circuito abierto en una rama de una microrred bipolar, o transitorios de carga extremos. Finalmente, mientras el control de corriente asegura estabilidad, otro trabajo futuro podría explorar técnicas de optimización para mejorar la eficiencia y respuesta dinámica de todo el sistema, investigar técnicas de modulación alternativas, utilizar convertidores de gran ancho de banda, o desarrollar algoritmos de control adaptativos para minimizar pérdidas a través de un rango más amplio de puntos de operación.

REFERENCIAS

[1] V. F. Pires, A. Pires, and A. Cordeiro, “DC Microgrids: Benefits, Architectures, Perspectives and Challenges,” *Energies (Basel)*, vol. 16, no. 3, 2023, doi: 10.3390/en16031217.

[2] S. Dadjo Tavakoli, J. Khajesalehi, M. Hamzeh, and K. Sheshyekani, “Decentralised voltage balancing in bipolar dc microgrids equipped with trans-z-source interlinking converter,” *IET Renewable Power Generation*, vol. 10, no. 5, pp. 703–712, 2016, doi: https://doi.org/10.1049/iet-rpg.2015.0222.

[3] J.-S. Choi, S.-Y. Oh, D.-S. Cha, B.-S. Ko, and M. Kim, “Autonomous DC-Bus Voltage Regulation in DC Microgrid Using Distributed Energy Storage Systems,” *Energies (Basel)*, vol. 15, no. 13, 2022, doi: 10.3390/en15134559.

[4] T. Koroglu, E. Ekici, and M. M. Savrun, “Five-Port Isolated Bidirectional DC-DC Converter for Interfacing a Hybrid Photovoltaic–Fuel Cell–Battery System with Bipolar DC Microgrids,” *Electronics (Basel)*, vol. 13, no. 6, 2024, doi: 10.3390/electronics13061036.

[5] S. P. Litrán, E. Durán, J. Semião, and R. S. Barroso, “Single-Switch Bipolar Output DC-DC Converter for Photovoltaic Application,” *Electronics (Basel)*, vol. 9, no. 7, 2020, doi: 10.3390/electronics9071171.

[6] H. Doubabi, I. Salhi, and N. Essounbouli, “A Novel Control Technique for Voltage Balancing in Bipolar DC Microgrids,” *Energies (Basel)*, vol. 15, no. 9, 2022, doi: 10.3390/en15093368.

[7] R. Babazadeh-Dizaji, M. Hamzeh, and N. M. Dehkordi, “A resilient bi-level control strategy for power sharing and voltage balancing in bipolar DC microgrids,” IET Generation, Transmission & Distribution, vol. 16, no. 17, pp. 3402–3415, 2022, doi: https://doi.org/10.1049/gtd2.12530.

[8] S. Rezayi, H. Iman-Eini, M. Hamzeh, S. Bacha, and S. Farzamkia, “Dual-output DC/DC boost converter for bipolar DC microgrids,” *IET Renewable Power Generation*, vol. 13, no. 8, pp. 1402–1410, 2019, doi: https://doi.org/10.1049/iet-rpg.2018.6167.

[9] Z. Majd, M. Kalantar, and J. Aghaei, “Distributionally robust optimization of voltage fluctuations and imbalance in islanded bipolar DC microgrids,” *IET Renewable Power Generation*, vol. 19, no. 1, p. e70003, 2025, doi: https://doi.org/10.1049/rpg2.70003.

[10] A. Tobón, C. A. Ramos-Paja, M. L. Orozco-Gutíerrez, A. J. Saavedra-Montes, and S. I. Serna-Garcés, “Adaptive Sliding-Mode

Controller for a Zeta Converter to Provide High-Frequency Transients in Battery Applications," *Algorithms*, vol. 17, no. 7, 2024, doi: 10.3390/a17070319.

[11] C. A. Ramos-Paja, S. I. Serna-Garcés, and A. J. Saavedra-Montes, "Battery Power Interface to Mitigate Load Transients and Reduce Current Harmonics for Increasing Sustainability in DC Microgrids," *Sustainability*, vol. 17, no. 17, 2025, doi: 10.3390/su17177987.

[12] R. W. Erickson and D. Maksimovic, Fundamentals of power electronics. Springer Science & Business Media, 2007.

[13] H. Sira-Ramírez and R. Silva-Ortigoza, Control design techniques in power electronics devices. Springer, 2006.

FINANCIACIÓN

Este trabajo se financió con recursos del "Patrimonio Autónomo Fondo Nacional de Financiamiento para la Ciencia, la Tecnología y la Innovación, Francisco José de Caldas" dentro de la convocatoria No. 938 de Minciencias, y se ejecuta dentro del contrato No. 112721-394-2023. El trabajo reportado en este artículo es uno de los resultados del proyecto de investigación "Diseño de una plataforma de hardware/software para la caracterización y operación de sistemas de almacenamiento que incluyan baterías de segunda mano en microrredes eléctricas orientadas a zonas no-interconectadas de Colombia" (código Minciencias 105895), el cual pertenece al programa de investigación "TULATO—Tecnologías para la adopción de sistemas energéticos y de movilidad eficientes que fomentan el desarrollo sostenible orientados a regiones con alto potencial bio social y energético como Tumaco, Nariño" (código Minciencias 1150-938-100864). Finalmente, la escritura de este artículo también fue apoyado por la Universidad Nacional de Colombia (código HERMES 59803) y la Institución Universitaria ITM (código RC 112721-394-2023).

CONFLICTOS DE INTERÉS

No existen

CONTRIBUCIÓN DE AUTORÍA

Redacción - borrador original: Carlos Andrés Ramos Paja, Andrés Julián Saavedra Montes, Sergio Ignacio Serna Garcés.

Redacción - revisión y edición: Carlos Andrés Ramos Paja, Andrés Julián Saavedra Montes, Sergio Ignacio Serna Garcés.