

## COMPARATIVE ANALYSIS OF HARMONIC DISTORTION IN POWER INVERTERS

### ANÁLISIS COMPARATIVO DE LA DISTORSIÓN ARMÓNICA EN INVERSORES DE POTENCIA

MSc. Jorge Luis Díaz Rodríguez, Ing. Luis David Pabón Fernández  
PhD. Ivaldo Torres Chávez

Universidad de Pamplona

Ciudadela Universitaria. Pamplona. Tel.: 57-7-5685303, Fax: 57-7-5685303 Ext. 156  
E-mail: jdiazcu@gmail.edu.co, davidpabon@hotmail.es, ivaldot@gmail.com

**Abstract:** This paper compares the harmonic distortion contained in the wave of voltage and current generated by full bridge inverters. The theoretical description explains the full-bridge inverter topology and multilevel inverters topologies, giving greater emphasis to the last two configurations and based on results of simulations performed in *Matlab*<sup>®</sup> to present a comparison of the harmonic content and quality of power obtained. Particularly to verify the advantages of using multilevel power inverters in applications where you need to convert CD into a high quality AC power.

**Keywords:** Power inverters, harmonics, FFT, harmonic distortion, THD.

**Resumen:** En este artículo se compara la distorsión armónica contenida en la onda de tensión y corriente generada por inversores tipo puente. La descripción teórica expone el inversor tipo puente completo unipolar y dos topologías de inversores multinivel; dando mayor énfasis a las dos últimas configuraciones y apoyándose en resultados de simulaciones realizadas en *Matlab*<sup>®</sup> para presentar una comparación de los contenidos armónicos y de la calidad de potencia obtenida. Todo con el fin verificar las ventajas del uso de inversores de potencia multinivel en aplicaciones en donde se necesite convertir CD en CA con una alta calidad de energía.

**Palabras clave:** Inversores de potencia, armónicos, Transformada Rápida de Fourier (FFT), distorsión armónica, THD.

## 1. INTRODUCCIÓN

La naturaleza del proceso de conversión de energía en los sistemas eléctricos de potencia actuales en algunas ocasiones obliga a la utilización de un bloque inversor de potencia, este convertidor por lo general se basa en la utilización de la técnica de modulación PWM (*Pulse Width Modulation*), el cual no entrega ondas sinusoidales puras debido a los armónicos que producen las altas frecuencias de conmutación de los semiconductores. Así, voltajes y corrientes no son los deseados.

Esto significa que existe contaminación producto del alto contenido de distorsión armónica total (THD), rizado en la corriente y ruido que puede llegar a afectar severamente la calidad de la energía entregada.

Aunque se habla de inversores de onda sinusoidal pura, usualmente en el mejor de los casos presenta contenidos armónicos cercanos al 5%, porcentaje que aunque es bajo y admisible por la normativa existente [1, 2], hace que pueda ser mejorada. Motivación para hacer un estudio comparativo de

los contenidos armónicos de las topologías de uso común con otras modernas que pueden resultar más adecuadas.

## 2. DISTORSIÓN ARMÓNICA

La normativa existente, define y recoge diferentes parámetros asociados a la distorsión armónica, entre los cuales se pueden mencionar [1, 2, 3]:

**Valor eficaz (RMS):** Se define como la raíz cuadrada de la media de la suma de los cuadrados de los valores eficaces durante un período:

$$I_{RMS} = \sqrt{\sum_{h=1}^n I_h^2(RMS)}, \quad V_{RMS} = \sqrt{\sum_{h=1}^n V_h^2(RMS)} \quad (1)$$

Donde:

- $I_{RMS}$  Magnitud eficaz de corriente.
- $I_h(RMS)$  Magnitud eficaz de corriente armónica de orden  $h$ .
- $h$  Orden del armónico.

**Distorsión armónica total (THD):** Es la razón entre el contenido armónico de la señal y la primera armónica o armónica fundamental. Es el parámetro de medición de distorsión más conocido, por lo que es recomendable para medir la distorsión en parámetros individuales, ya que se constituye una medida de la coincidencia de formas entre una onda y su componente fundamental:

$$THD_I = \frac{\sqrt{\sum_{h=2}^{h \max} I_h^2}}{I_1} \cdot 100\% \quad , \quad THD_V = \frac{\sqrt{\sum_{h=2}^{h \max} V_h^2}}{V_1} \cdot 100\% \quad (2)$$

Donde:

- $I_1, V_1$  Magnitud de la armónica fundamental.

**Cofactor de distorsión (Cd):** Es la relación entre el contenido armónico de la señal y su valor eficaz. Se recomienda su uso cuando se desea conocer el contenido armónico de una señal:

$$Cd_I = \frac{\sqrt{\sum_{h=2}^n I_h^2(RMS)}}{I_{RMS}} \cdot 100\% \quad Cd_V = \frac{\sqrt{\sum_{h=2}^n V_h^2(RMS)}}{V_{RMS}} \cdot 100\% \quad (3)$$

**Factor de distorsión (Weighted Total Harmonic Distortion o WTHD):** Este cuantifica la distorsión armónica que queda en determinada forma de onda después de someter a las armónicas a una atenuación o filtrado de segundo orden. Este constituye una medida directa de la eficacia de la reducción de armónicos:

$$W_{THDI} = \frac{1}{I_1} \sqrt{\sum_{h=2}^n \frac{I_h^2(RMS)}{h^2}}, \quad W_{THDV} = \frac{1}{V_1} \sqrt{\sum_{h=2}^n \frac{V_h^2(RMS)}{h^2}} \quad (4)$$

## 3. INVERSOR TIPO PUENTE

En la fig. 1 se presenta un inversor tipo puente. Su disposición consta de cuatro interruptores, colocados en dos ramas que se alimentan de una única fuente de CD, donde la carga es conectada en los puntos medios de las dos ramas, la activación de los interruptores de potencia hace que la polaridad del voltaje se pueda invertir [4, 5, 6].

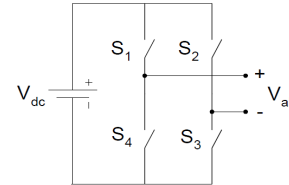


Fig. 1: Esquema inversor tipo puente.

Con la configuración tipo puente se pueden tener dos variantes de la forma como se consigue el valor eficaz de una onda sinusoidal unipolar y bipolar [4], estas dos formas de inversión dependen del modo de conmutación del voltaje en la salida del inversor de potencia. La manera como estas dos configuraciones simulan el valor RMS (*Root Mean Square*) de una onda sinusoidal y la calidad de la energía son diferentes. Se consideró sólo la inversión unipolar, pues esta presenta un menor contenido armónico [4].

### 2.1 Inversor unipolar

En este tipo de inversor los interruptores de ambas ramas no son conmutados al mismo tiempo, utilizando una única señal de control, sino que cada rama se controla de forma independiente, los interruptores  $S_1$  y  $S_4$  se controla comparando la señal triangular con la señal sinusoidal modulada, y los otros dos interruptores se controlan comparando la señal triangular con la señal sinusoidal modulada desfasada  $180^\circ$  de la original. El esquema se muestra en la figura 2. [4, 5, 6].

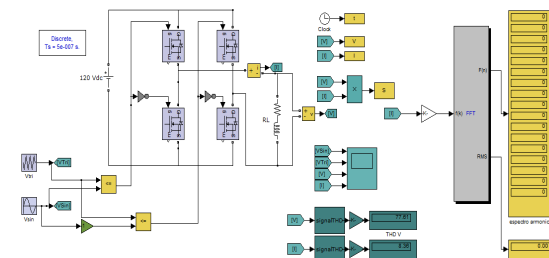


Fig. 2. Esquema de simulación del inversor PWM unipolar puente completo.

Se utiliza el *Matlab* para simular este inversor y realizar un análisis de la calidad de energía

suministrada. Los parámetros de frecuencias se eligieron en una relación de 1 a 15 y el índice de modulación fue 0.8.

El voltaje y la corriente de la salida del inversor se pueden observar en la figura 3, donde se puede notar una mejor aproximación a la onda sinusoidal deseada en la salida, sin embargo el hecho de que en cada semiciclo la conmutación sea unipolar, es decir entre cero y  $-V_{dc}$  ó  $V_{dc}$ , dependiendo del semiciclo en que se encuentre, hace que la eficiencia del equivalente disminuya lo que requiere que el nivel de  $V_{dc}$  aumente conforme se requiera de cierto nivel de  $V_{rms}$  en la salida del inversor. Para este caso con el índice de modulación y frecuencia establecida se requiere de un voltaje de 167.5 V para alcanzar un nivel de voltaje de 120 V<sub>rms</sub> en la salida del inversor.

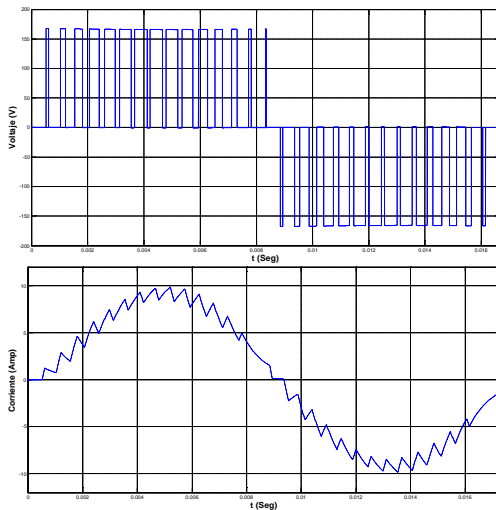


Fig. 3. Forma del voltaje y de corriente de salida del inversor SPWM unipolar puente completo.

La disminución de las amplitudes de los armónicos de alta frecuencia entregan un mejor panorama con respecto a la calidad de energía suministrada por este inversor, sin embargo el contenido espectral sigue siendo alto, pues se puede observar que en todos los órdenes evaluados por el FFT se tiene contenido armónico, lo que indica que aunque hay una mejora en la calidad, esta sigue siendo baja. La figura 4 muestra el espectro armónico.

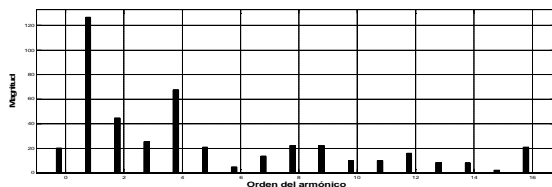


Fig. 4. Espectro del voltaje de salida del inversor PWM unipolar puente completo.

Tabla 1: Contenido armónico de la salida del inversor tipo puente completo

Orden del armónico	Magnitud de los Armónicos					
	FP=0.80		FP=0.90		FP=0.95	
	V(V)	I (A)	V(V)	I (A)	V(V)	I (A)
0	20.24	0.02	20.26	0.01	20.26	0.03
1	126.86	9.25	126.69	9.26	126.59	9.28
2	44.79	0.12	44.79	0.13	44.78	0.16
3	25.56	0.17	25.54	0.23	25.52	0.30
4	67.61	0.28	67.59	0.37	67.58	0.51
5	20.99	0.07	20.96	0.08	20.95	0.10
6	4.80	0.07	4.82	0.1	4.82	0.13
7	13.67	0.02	13.65	0.03	13.65	0.05
8	22.43	0.06	22.43	0.08	22.42	0.10
9	22.29	0.06	22.3	0.07	22.3	0.09
10	10.25	0.02	10.23	0.03	10.24	0.03
11	10.14	0.01	10.15	0.01	10.15	0.02
12	16.13	0.01	16.13	0.01	16.13	0.02
13	8.40	0.03	8.41	0.03	8.40	0.04
14	8.14	0.02	8.12	0.02	8.11	0.02
15	2.38	0.01	2.37	0.01	2.38	0.00
16	21.12	0.01	21.13	0.01	21.12	0.01

Tabla 2: Indicadores de distorsión

Indicador	FP=0.80		FP=0.90		FP=0.95	
	V	I	V	I	V	I
RMS	114.98V	6.55A	114.88V	6.56A	114.81V	6.58A
THD (%)	77.05%	3.55%	77.13%	4.89%	77.17%	6.81%
Cd (%)	61.31%	4.06%	61.35%	5.26%	61.37%	7.02%
$W_{THD}$	0.67	0.03	0.67	0.04	0.67	0.06

El contenido total de distorsión armónico para este inversor en las condiciones de simulación es del 77.17%, el cual no es recomendable para cargas con alta sensibilidad al ruido. La disminución de THD indica que esta clase de inversor es más recomendable que la topología bipolar, aunque el aumento de la tensión de entrada y la necesidad de otros bloques de control aumente la complejidad del inversor y haga de esto una desventaja.

#### 4. INVERSORES MULTINIVEL CON PUEBLES H

Los inversores multiniveles de configuración H en cascada constan de dos o más puentes conectados en serie; cada puente puede generar en su salida tres niveles,  $V_{dc}$ , 0 y  $-V_{dc}$ , dependiendo de los interruptores que se activen.

El voltaje  $V_{dc}$  es el de la alimentación de CD, la adición o sustracción de los voltajes de salida de los puentes genera diferentes niveles de tensión en salida. El número de niveles que se pueden alcanzar, está determinado por el número de puentes y la relación de voltajes de alimentación que se tenga en cada uno de ellos. El diagrama de bloques básico que presenta el funcionamiento de esta forma de inversión y las convenciones que se utilizaron se muestran en la fig. 5 [7, 8].

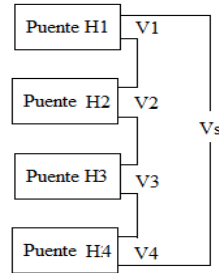


Fig. 5. Diagrama de bloques inversor multinivel.

Con el fin de mejorar la calidad de energía suministrada por los inversores, en este trabajo se simuló dos topologías multinivel de 81 escalones, donde se obtiene el valor RMS y el contenido armónico de las señales de voltaje y corriente.

#### 4.1 Inversor multinivel de 81 escalones

La utilización de cuatro puentes H en cascada permite suponer que en la salida de este arreglo se puedan obtener 81 escalones diferentes, esto aplicando el principio de multiplicación; sin embargo este número de escalones depende también de la relación de voltajes que exista entre los puentes, ya que una relación equivocada provocará que diferentes combinaciones entre adiciones y sustracciones generen el mismo nivel en la salida del arreglo, lo cual disminuirá el número de niveles no lográndose alcanzar los 81 escalones deseados [7, 8].

Se determinó que la relación óptima para obtener 81 niveles sin repetición es la siguiente:

$$V_4 = 3V_3 = 9V_2 = 27V_1 \quad (5)$$

Es decir, cada puente debe dar en su salida tres veces el voltaje del puente inmediatamente anterior a él. Esta relación de niveles es fundamental para obtener tanto los 81 escalones sin repeticiones, como el valor RMS de voltaje deseado en la salida. Teniendo en cuenta la relación de voltajes en la salida de los puentes, existen 81 formas de combinar estas salidas; Cada una de ellas de combinar genera un nivel único y diferente a los demás obteniéndose 40 niveles positivos, 40 niveles negativos y el nivel cero.

La activación de cada puente (figura 1) es fundamental en la construcción del inversor multinivel, la forma de activar cada puente se muestra en la tabla III, donde se incluyen los niveles en los cuales debe estar cada interruptor para obtener el nivel requerido en la salida de este.

A continuación se explica brevemente como se construye una onda sinusoidal utilizando los 81 escalones generados por el arreglo [7, 8].

Tabla 3: Activación del inversor puente completo.

$V_{ab}$	S1	S2	S3	S4
$V_{dc}$	1	0	1	0
0	1	1	0	0
0	0	0	1	1
$-V_{dc}$	0	1	0	1

#### 4.2 Construcción de la onda sinusoidal

El primer paso para construir la señal de 81 niveles es realizar un muestreo de una senoide modelo, de amplitud 40, por lo que el tiempo de muestreo estará expresado:

$$\Delta t = \frac{\text{Período señal modelo}}{360} \quad (6)$$

Con el tiempo generado por la ecuación (6) obtenemos 360 puntos de muestra sin importar la frecuencia de la señal modelo. Teniendo los 360 puntos discretos de muestra, se aproxima cada uno al número entero más cercano, lo que nos da nuevos valores, a los cuales se les asigna un intervalo de tiempo igual al  $\Delta t$  de muestreo. Esto hace una aproximación de la señal seno con una metodología parecida a la forma de aproximación derecha de *Riemann* utilizada en cálculo integral. La forma de la señal salida que se busca con la adición o sustracción de los niveles aproximados en los respectivos  $\Delta t$ , se muestra en la figura 6 en donde el eje  $x$  representa el número de muestra y el eje  $y$ , la amplitud del voltaje, que se busca para obtener un valor RMS cercano a 120V, donde el pico es de 170V [9].

Con los intervalos de tiempos definidos para los cuales hay repartición consecutiva del mismo nivel, se procede a determinar los voltajes en las salidas de los puentes requeridos para obtener el nivel deseado de tensión. Esto genera una secuencia en la cual se obtienen los niveles requeridos en cada puente para los respectivos tiempos, generándose así una onda sinusoidal casi perfecta en la salida del inversor.

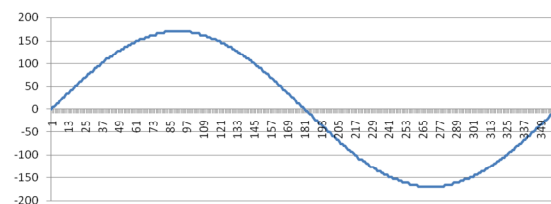


Fig. 6. Forma de onda de voltaje en la salida.

### 4.3 Generación de las señales de control

Teniendo en cuenta la aproximación establecida en el muestreo, la tabla III de activación de un puente H y los respectivos voltajes que debe aportar cada puente para conseguir los niveles requeridos en cada aproximación se implementó un algoritmo que genera las señales de activación de los dispositivos semiconductores de cada puente, obteniendo el voltaje requerido en cada intervalo.

La herramienta computacional utilizada para construir el algoritmo fue software profesional *Matlab*<sup>®</sup>. Este algoritmo considera todas las variables al respecto como el tiempo muerto o la secuencia alternada de ceros que disminuye la frecuencia de conmutación de los interruptores. Un ejemplo de la señales de control generadas por el algoritmo son las mostradas en la figura 7, que manejan los interruptores del puente 2 el cual trabaja a una frecuencia media, siendo el puente 1 el que presenta la mayor frecuencia [9].

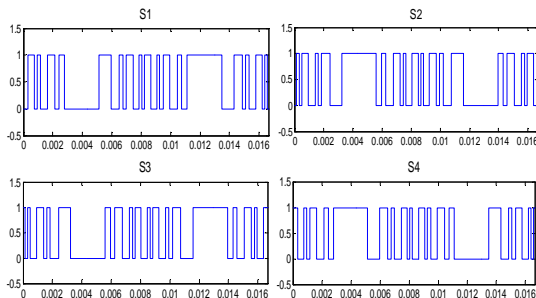


Fig. 7. Señales de control del puente H2.

Como se puede observar en la figura anterior, la señal que controla S3 es la negación de S2, y lo mismo sucede con S4 y S1. Por tanto sólo es necesario generar dos señales de control por cada puente y negarlas para alimentar los otros dos semiconductores en la simulación. En la práctica lo más recomendable es generar las 16 señales para que no se presenten desfases que puedan llegar a afectar el tiempo muerto existente entre semiconductores de una misma rama. Proviene del hecho de que dos semiconductores de una rama no pueden conducir al mismo tiempo porque se generaría un cortocircuito [9].

### 4.4 Voltajes de los puentes

Con el fin de obtener un valor de 120 Vrms en la salida el pico de la onda de voltaje debe ser  $\sqrt{2} \cdot 120 \approx 170V$ , de donde se establece la siguiente relación entre puentes, atendiendo a las consideraciones dadas anteriormente:

$$V_d + 3V_d + 9V_d + 27V_d = 170Volts; \quad (7)$$

$$V_d = 170/40 = 4.25 Volts \quad (8)$$

Según lo anterior:

$$V_1 = 4.25 Volts \quad (9)$$

$$V_2 = 3V_1 = 13.75 Volts \quad (10)$$

$$V_3 = 9V_1 = 41.25 Volts \quad (11)$$

$$V_4 = 27V_1 = 114.75 Volts \quad (12)$$

Esta relación de tensiones asegura un nivel RMS cercano a los 120V deseados y la obtención de 81 niveles únicos y diferentes entre sí.

### 4.5 Topologías multinivel utilizadas

Son dos las topologías más frecuentes en los inversores multinivel H, la primera llamada *multifunte*, que alimenta cada puente H con una batería independiente de valor igual a la salida que se requiere en cada uno de ellos. La segunda topología llamada *fuelle común*, que suministra energía a todos los puentes de una misma fuente y obtiene las diferentes salidas de tensión con transformadores conectados entre sí por el lado secundario y conectado a los puentes en sus lados primarios. En este trabajo se realizó el cálculo y simulación de ambas topologías con el fin de evaluar la calidad de su energía.

### 4.6 Inversor multifuente

La configuración de este tipo de inversor se muestra en la figura 8, los parámetros importantes son las alimentaciones de cada puente. Estas deben tener el mismo valor que el voltaje deseado en la salida de cada uno. En este caso las alimentaciones corresponden a cada uno de los voltajes calculados anteriormente [7, 8, 9].

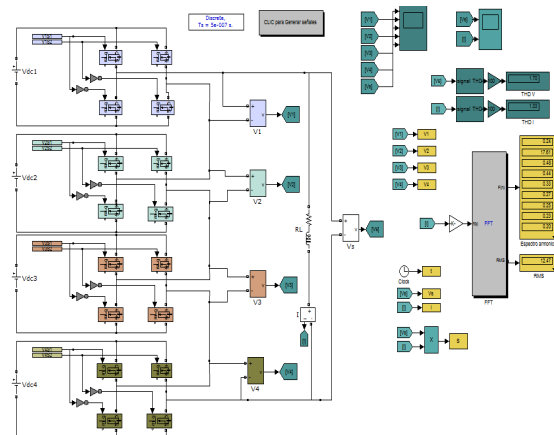


Fig. 8. Esquema de la simulación del inversor de 81 niveles multifuente.

En el esquema de la simulación de este inversor de la figura 8 se observa un bloque gris llamado generador de señales, este bloque se encarga de producir las señales de control generadas por el algoritmo anteriormente nombrado. Este algoritmo produce dos señales por cada puente, las otras son la negación de cada una de ellas [9].

El voltaje y la corriente de la salida de este inversor se muestran en la figura 9, en esta si se amplía se puede observar una señal sinusoidal construida con escalones, esta señal es casi perfecta presentándose a la vista como una onda bien definida

Esto indica a simple vista que el contenido armónico presente en esta onda de voltaje es muy inferior sí se compara con las formas de onda presentadas por las topologías anterior, como por ejemplo la del inversor puente unipolar que se muestra en la figura 3.

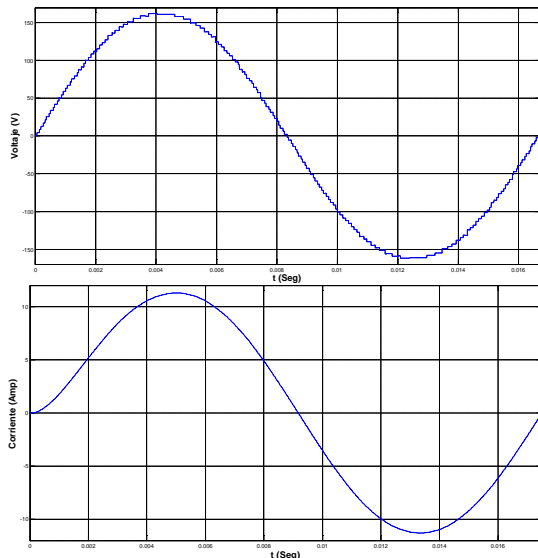


Fig. 9. Forma del voltaje y corriente del inversor de 81 niveles multifuente.

De igual forma se puede observar en la figura 10 el espectro armónico de la señal de voltaje, esta figura da un panorama de la mejora en la calidad de la energía suministrada por estos inversores, el contenido de altas frecuencias es casi nulo.

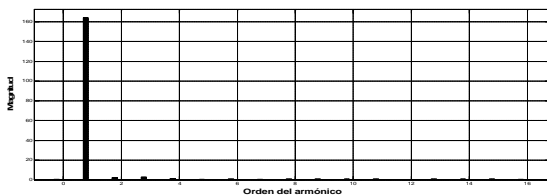


Fig. 10. Espectro del voltaje del inversor de 81 niveles multifuente.

Tabla 4: Contenido armónico del inversor multifuente de 81 escalones.

Orden del armónico	Magnitud de los Armónicos					
	FP=0.80		FP=0.90		FP=0.95	
	V(V)	I(A)	V(V)	I(A)	V(V)	I(A)
0	0.57	0.06	0.55	0.04	0.52	0.02
1	165.05	11.44	164.39	11.41	164.06	11.40
2	2.34	0.14	2.32	0.14	2.34	0.15
3	2.60	0.10	2.69	0.12	2.74	0.13
4	1.19	0.06	1.17	0.06	1.18	0.06
5	0.36	0.04	0.37	0.04	0.40	0.04
6	1.07	0.04	1.03	0.04	1.02	0.04
7	0.51	0.03	0.58	0.04	0.64	0.04
8	1.08	0.03	1.02	0.03	0.98	0.03
9	0.73	0.02	0.76	0.02	0.80	0.02
10	0.65	0.02	0.70	0.03	0.72	0.03
11	0.83	0.02	0.82	0.02	0.83	0.02
12	0.31	0.02	0.27	0.02	0.25	0.02
13	0.63	0.02	0.68	0.02	0.71	0.02
14	0.79	0.02	0.76	0.02	0.74	0.02
15	0.77	0.02	0.80	0.02	0.80	0.02
16	0.36	0.02	0.36	0.02	0.36	0.02

Tabla 5: Indicadores de Distorsión del inversor Multifuente de 81 escalones.

Indicador	FP=0.80		FP=0.90		FP=0.95	
	V	I	V	I	V	I
RMS	116.75V	8.09A	116.29V	8.07A	116.05V	8.06A
THD (%)	1.38%	0.29%	1.38%	0.39%	1.37%	0.48%
Cd (%)	2.70%	1.78%	2.73%	1.90%	2.77%	2.01%
W <sub>THD</sub>	0.02	0.02	0.02	0.02	0.02	0.02

El contenido total de distorsión armónica es de 1.37%, insignificante si se compara con los niveles establecidos por el inversor puente unipolar.

#### 4.7 Inversor fuente común

La topología de este inversor se muestra en la figura 11, el parámetro más importante es el voltaje nominal de fuente común a utilizar. Con respecto a esto y teniendo en cuenta que los voltajes de salida de los puentes H son los mismos que en la topología multifuente y que la salida se logra utilizando transformadores, se tienen las siguientes consideraciones para estos componentes [7, 8, 9]:

Para T4: La relación mínima  $V_d = V_d$ .

Para T3:  $V_3 = V_d / 3$ .

Para T2:  $V_2 = V_d / 9$ .

Para T1:  $V_1 = V_d / 27$ .

La relación mínima de transformación asegura que la fuente de energía debe entregar 114.75 V, por tanto este es el valor  $V_{dc}$ . Los otros parámetros calculados para este inversor son idénticos al inversor de la topología tratada anteriormente, de igual forma el bloque generador de señales es el mismo, pues el control de los interruptores es exactamente igual. El esquema de la simulación se muestra en la figura 11. Se puede observar que la complejidad del circuito es mayor.



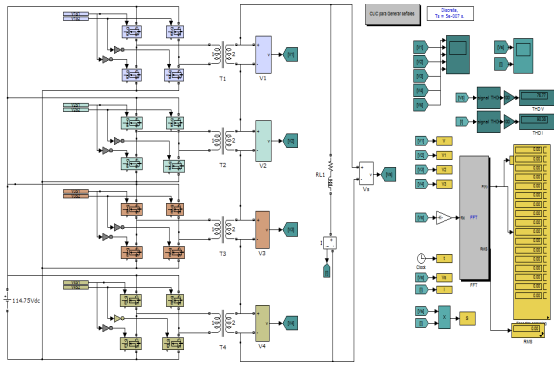


Fig. 11. Esquema de simulación del inversor de 81 niveles fuente común.

La figura 12 muestra las formas de ondas del voltaje y corriente de esta topología. Se puede observar que la forma de onda de voltaje es una onda sinusoidal casi perfecta, presenta algunas mejoras con respecto a la multifuente debido a que cada puente es independiente, conectados sólo por el lado del secundario de los transformadores.

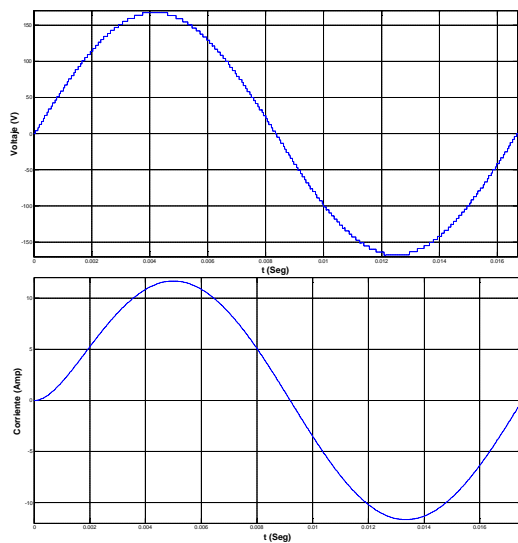


Fig. 12: Forma del voltaje y corriente del inversor de 81 niveles fuente común.



Fig. 13: Espectro del voltaje del inversor de 81 niveles fuente común.

El espectro armónico nos muestra un excelente panorama de la calidad de energía suministrada, el contenido armónico se ve reducido casi a cero, haciéndose nulos los contenidos de frecuencias medias y altas. El THD de esta forma de onda es

del 1.11% presentando una reducción si se compara con la configuración multifuente, y presenta la mejor calidad de energía de los esquemas tratados.

Tabla 6: Contenido armónico del inversor fuente común de 81 escalones.

Orden del armónico	Magnitud de los Armónicos					
	FP=0.80		FP=0.90		FP=0.95	
	V(V)	I(A)	V(V)	I(A)	V(V)	I(A)
0	0.52	0.06	0.52	0.04	0.52	0.02
1	168.96	11.71	168.73	11.71	168.61	11.71
2	2.40	0.14	2.47	0.15	2.42	0.15
3	1.94	0.07	1.92	0.08	1.94	0.09
4	0.99	0.06	1.00	0.06	1.00	0.06
5	0.68	0.04	0.72	0.05	0.73	0.05
6	0.70	0.04	0.71	0.04	0.70	0.04
7	0.51	0.03	0.54	0.03	0.53	0.04
8	1.10	0.03	1.19	0.03	1.10	0.03
9	0.99	0.03	1.00	0.03	1.00	0.03
10	0.82	0.02	0.82	0.03	0.82	0.03
11	1.00	0.02	1.04	0.02	1.02	0.02
12	0.11	0.02	0.12	0.02	0.11	0.02
13	0.59	0.02	0.57	0.02	0.58	0.02
14	0.79	0.02	0.80	0.02	0.80	0.02
15	0.70	0.02	0.69	0.02	0.69	0.02
16	0.31	0.02	0.31	0.02	0.31	0.02

Tabla 7: Indicadores de Distorsión inversor fuente común de 81 escalones.

Indicador	FP=0.80		FP=0.90		FP=0.95	
	V	I	V	I	V	I
RMS	119.51V	8.28A	119.35V	8.28A	119.26V	8.28A
THD (%)	1.11%	0.08%	1.11%	0.09%	1.11%	0.09%
Cd (%)	2.45%	1.64%	2.50%	1.76%	2.47%	1.81%
W <sub>THD</sub>	0.02	0.01	0.02	0.02	0.02	0.02

## 5. ANÁLISIS DE LOS RESULTADOS

Tabla 8: Aportes de armónicas independiente de voltaje por topología.

h	Aportes permitidos		Topologías de Inversores		
	IEC	IEEE	Puente unipolar	Multinivel multifuente	Multinivel fuente común
1	100 %	100 %	126.59V	165.05V	168.96V
2	1.80 %	3.00%	35.37%	1.42%	1.42%
3	4.00 %	3.00%	20.16%	1.58%	1.15%
4	1.00 %	3.00%	53.38%	0.72%	0.59%
5	5.00 %	3.00%	16.55%	0.22%	0.40%
6	0.50 %	3.00%	3.81%	0.65%	0.41%
7	4.00 %	3.00%	10.78%	0.31%	0.30%
8	0.50 %	3.00%	17.71%	0.65%	0.65%
9	1.20 %	3.00%	17.62%	0.44%	0.59%
10	0.47 %	3.00%	8.09%	0.39%	0.49%
11	3.00 %	3.00%	8.02%	0.50%	0.59%
12	0.43 %	3.00%	12.74%	0.19%	0.07%
13	2.50 %	3.00%	6.64%	0.38%	0.35%
14	0.40 %	3.00%	6.41%	0.48%	0.47%
15	0.30 %	3.00%	1.88%	0.47%	0.41%
16	0.38 %	3.00%	16.68%	0.22%	0.18%

En la tabla 8 se muestra la comparación de los aportes de armónicas independientes de voltaje por topologías y lo previsto por las normativas IEC 61000-3-6 y IEEE 519.

Se puede verificar que el inversor unipolar no garantiza el cumplimiento de la normativa vigente, sin embargo, las topologías multinivel garantizan con creces el cumplimiento de la normativa de aportes de armónicas individuales.

La figura 14 muestra la comparación de las topologías en cuanto a distorsión armónica total (THD) de voltaje y corriente.

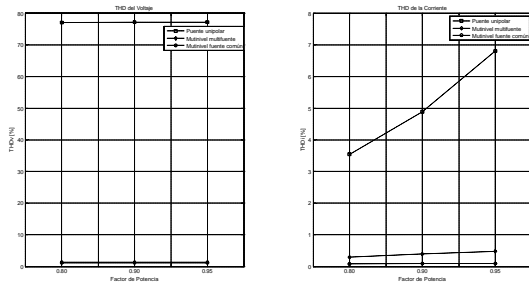


Fig. 14: THD de voltaje y corriente.

La figura ratifica la superioridad de la topología multinivel, ya que los valores de THDv para la configuración multifuente es de 1.38% mientras que para la fuente común es de 1.11%.

## 6. CONCLUSIONES

Las topologías multinivel presentadas, mejoran ostensiblemente la calidad de la energía suministrada por los inversores de potencia, esto se ve reflejado en los porcentajes de distorsión armónica casi nulos que se presentan en los voltajes y corrientes de salida.

Los dos últimos inversores tienen un buen desempeño con respecto a los valores eficaces que se desean en las salidas, aunque la configuración multifuente presenta ligeramente menor rendimiento que la disposición fuente común.

Por los resultados de las simulaciones se puede establecer que la topología más conveniente para obtener mejor calidad de la energía es la fuente común debido a sus niveles muy bajos de THD y a su señal sinusoidal casi perfecta.

Una ventaja adicional que se obtiene con el uso de inversores multinivel es la reducción significativa de las pérdidas de conmutación, por inferior frecuencia de operación de los dispositivos semiconductores de potencia, en comparación con la frecuencia de operación en las topologías clásicas. En la misma proporción disminuyen los esfuerzos a los que son sometidos los semiconductores de potencia.

## REFERENCIAS

- [1] IEEE Std. 519-1992 - IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems. IEEE, 1992.
- [2] IEC 61000-3-6: Electromagnetic compatibility (EMC) - Part 3-6: Limits - Assessment of emission limits for the connection of distorting installations to MV, HV and EHV power systems, 2008.
- [3] G. Narayanan and V. T. Ranganathan. "Analytical evaluation of harmonic distortion in PWM AC drives using the notion of stator flux ripple". *IEEE Trans. on Power Electronics*, Vol. 20, N. 2, March 2005.
- [4] J. Benavent, A. Abellán y E. Figueres. *Electrónica de potencia: teoría y aplicaciones*. México, Editorial Alfaomega, 2000.
- [5] N. Mohan, M. Undeland, W. Robbins. *Electrónica de potencia. Convertidores, aplicaciones y diseño*, 3<sup>ra</sup> Edición 2009.
- [6] A. Pardo, J. L. Díaz. *Aplicaciones de los convertidores de frecuencia. Estrategias PWM*. 1<sup>ra</sup> Edición, Pamplona, Colombia, 2004.
- [7] C. M. Elgueta. *Aplicación de un inversor multinivel como variador de frecuencia de un motor de inducción trifásico*. Tesis de Maestría, Pontificia Universidad Católica de Chile, Santiago de Chile, Julio 2005.
- [8] A. A. Breton. *Diseño y construcción de un inversor trifásico multinivel de cuatro etapas para compensación armónica y de reactivos*. Trabajo de Grado, Pontificia Universidad Católica de Chile, Santiago, 2003.
- [9] L. D. Pabón. *Diseño de un sistema híbrido de energía con panel solar*. Trabajo de Grado, Universidad de Pamplona, Colombia, 2010.