

**DIDACTIC PROTOTYPE FOR ANALOG AND DIGITAL COMMUNICATIONS
USING FPGA****PROTOTIPO DIDÁCTICO PARA COMUNICACIONES ANÁLOGAS Y
DIGITALES USANDO FPGA**

**MSc. Eduardo Avendaño Fernández, Ing. Ginna García Lara
Ing. Gustavo Avella Peña**

Universidad Pedagógica y Tecnológica de Colombia
Escuela de Ingeniería Electrónica Facultad de Ingeniería
Avenida Central del Norte. Tunja, Boyacá, Colombia.
Tel.: 57-8-7716902, Fax: 57-8-7716902, Ext. 141
E-mail: {eduardo.avendano, ginna.garcia, gustavo.avella}@uptc.edu.co

Abstract: The evolution of communications systems has generated significant changes in designs and implementation, form factor and power consumption reduction. The programmable logic devices (PLDs) offer characteristics that meet the requirements such as easily to programming, high speed of operation and parallel processing. This paper introduces the PLDs like a tool for the development of design and projects in analog communications, digital electronics and signal processing that allow to modify parameters and to assimilate the concepts of analog modulation in a nice way.

Keywords: VHDL language, CoreGen, analog and digital modulation, SPI protocol, FPGA Spartan-3E.

Resumen: La evolución de los sistemas de comunicaciones ha generado cambios significativos en los diseños e implementaciones, reducción del factor de forma y de consumo de potencia. Los dispositivos lógicos programables (PLDs) ofrecen características que satisfacen estas exigencias como facilidad para programar, alta velocidad de operación, minimización del número de dispositivos de conexión y procesamiento en paralelo. Este artículo introduce a los PLDs como una herramienta para el desarrollo de diseños y proyectos en comunicaciones análogas, electrónica digital y procesamiento de señal que permita modificar parámetros y asimilar los conceptos de la modulación análoga de una forma agradable.

Palabras clave: Lenguaje VHDL, CoreGen, modulación análoga y digital, protocolo SPI, FPGA spartan-3E.

1. INTRODUCCIÓN

Este artículo describe un sistema de comunicaciones análogo diseñado en la tarjeta de inicio FPGA Spartan 3E¹. Un modulo didáctico en ingeniería es una herramienta que ofrece la

solución más adecuada para mejorar el proceso de enseñanza aprendizaje y fortalecer los conceptos aplicados en contextos reales a escala, permitiendo la modificación de parámetros que producen efectos interesantes que el estudiante deberá analizar e interpretar. Con base en esta forma de aprendizaje, un prototipo didáctico en el área de comunicaciones, permitirá reprogramar la FPGA,

¹ XILINX. Spartan-3E FPGA Starter Kit Board User Guide.

lo que complementa la formación e involucra otras áreas de conocimiento transversales que desarrollan habilidades y competencias en el estudiante. Se presentará la forma en que se diseñó, el sistema de acondicionamiento para una señal de voz y el procesamiento necesario para poder aplicar un esquema de modulación análogo específico. Se programó en lenguaje de descripción de hardware (VHDL), utilizando entre otros periféricos el sistema de adquisición de datos, visualizador de cristal líquido (LCD), puerto de comunicaciones serial, codificador en cuadratura, puerto de expansión Hirose Fx2 y leds indicadores de estado.

2. PROCEDIMIENTO

El objetivo del módulo didáctico consiste en adquirir una señal de voz, digitalizarla, aplicarle un esquema de modulación análogo ó digital y observar su comportamiento, esto para reconocer las implicaciones en la modificación de parámetros tales como la frecuencia de portadora, ancho de banda, niveles de potencia, ruido, etc.

Al ingresar una señal de voz en el puerto de entradas analógicas se realiza un proceso de pre amplificación que permita configurar simultáneamente las entradas de dos señales analógicas. Para trabajar en el rango apropiado del amplificador los voltajes de señal de entrada debe oscilar entre 0.4 y 2.9 voltios, y el rango de operación del amplificador se configura transfiriendo al puerto de entrada el código correspondiente a la ganancia de trabajo. La señal de entrada posteriormente se convierte a digital con el DAC incorporado en la tarjeta, este posee 14 bits de resolución y maneja al igual que el pre amplificador el protocolo SPI (López, 2008).

Las modulaciones se realizan con la señal ya adquirida del ADC tomándola como la señal moduladora, las señales portadoras se programan en VHDL (Brown y Zvonko, 2005) y se almacenan en la FPGA para ser procesadas conforme lo requiera cada esquema de modulación. Luego son multiplexadas con un codificador en cuadratura encargado de seleccionar el tipo de modulación a visualizar e informar al usuario sobre el esquema de modulación seleccionado. La señal de salida requiere de una frecuencia de por lo menos 1MHz (portadora modulada en amplitud AM) y puesto que el ADC y DAC trabajan con las mismas líneas de comunicaciones bajo el protocolo SPI, se debe construir un sistema de conversión DAC

interconectado con el puerto de expansión Hirose Fx2, de manera que en paralelo solamente se utilice las líneas SPI en el proceso de adquisición de datos.

La señal obtenida después de realizada la modulación en amplitud² se observa por medio de un osciloscopio como lo muestra la figura 1.

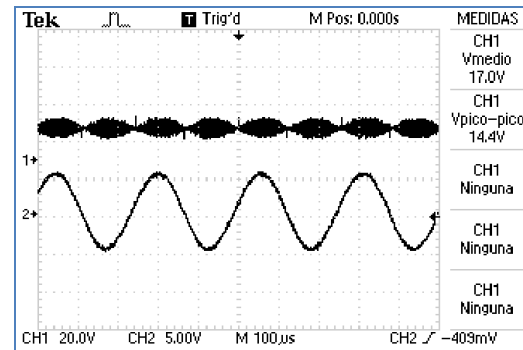


Fig. 1. Señal de salida del módulo didáctico con el esquema de modulación AM.

La señal de AM (Carlson, 2002 y Haykin, 2001), se obtiene de la multiplicación de la moduladora con la portadora, que es una señal seno muestreada, ajustada y sincronizada con el reloj principal de la tarjeta.

Para la generación de la señal de salida al esquema de modulación FM se hace necesario definir la frecuencia central y el número de frecuencias posibles a trabajar, en este caso se trabajaran 8 frecuencias y la asignación de los valores de voltaje de la señal de entrada con respecto a la frecuencia de salida, se definen con los valores máximos y mínimos de la señal de entrada con el fin de asegurar el uso de todo el rango de trabajo. La longitud del intervalo para la asignación de los niveles de tensión se halla mediante la siguiente ecuación:

$$\text{Long. del intervalo} = \frac{\text{Valor máx. de entrada} - \text{Valor mín. de entrada}}{\text{Número de frecuencias de salida}} \quad (1)$$

En la figura 2 se puede observar la señal de salida de un esquema de modulación en frecuencia (FM) (Sklar, 2001), en donde la señal de entrada es sinusoidal y la salida varía en frecuencia dependiendo del valor de entrada.

² A. BRUCE CARLSON. Sistemas de comunicación.

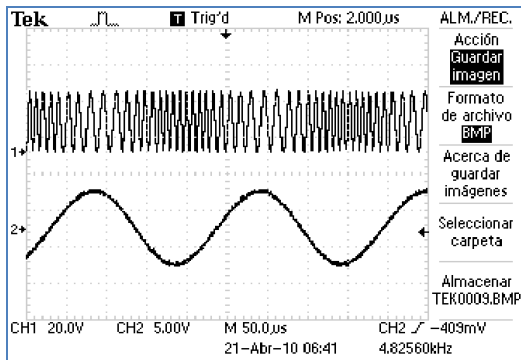


Fig. 2. Señal de salida del módulo didáctico con el esquema de modulación FM.

Para la programación del esquema de modulación por desplazamiento de amplitud (ASK) en lenguaje VHDL (Brown y Zvonko, 2005) se necesita asegurar que los niveles de tensión de entrada sean binarios; en este caso se divide el rango posible de entrada en dos segmentos, el primero se encuentra entre 0.4 y 1.65 voltios representando el cero binario, el segundo está predeterminado desde 1.65 hasta 2.9 voltios y representa el uno binario. Luego de realizar este ajuste se multiplica la señal moduladora con la portadora para obtener una salida ASK (Sklar, 2001).

Para los esquemas de modulación digital se debe realizar las pruebas con una señal de entrada binaria, para lo cual, se escoge en el generador una señal de entrada con forma rectangular, la señal resultante del esquema de modulación se observa en la figura 3.

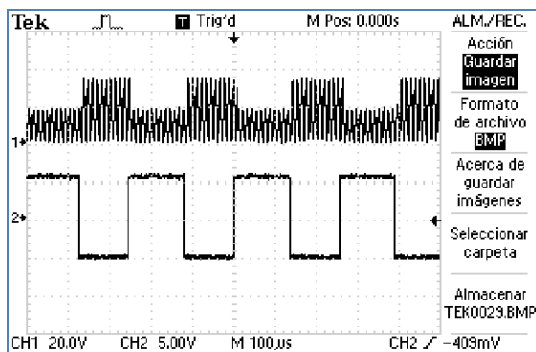


Fig. 3. Señal de salida para el esquema de modulación ASK.

Para este esquema de modulación se debe definir dos frecuencias de salida asignadas a los valores lógicos 0 y 1, siendo estas de 25KHz y 50KHz respectivamente. En la figura 4 se observa el cambio de la frecuencia dependiendo del estado de la señal de entrada.

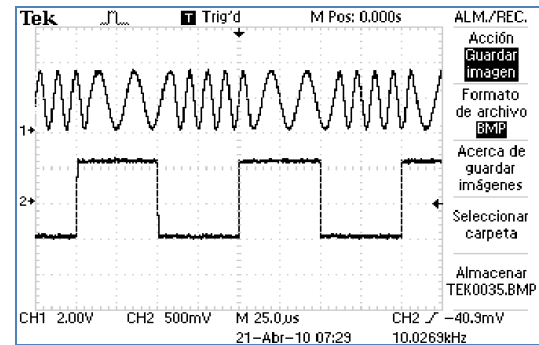


Fig. 4. Señal de salida para el esquema de modulación FSK.

El sistema de modulación por desplazamiento diferencial de fase (BPSK) (Sklar, 2001), tiene dos fases de salida dependiendo de los niveles lógicos que se asignen bien sea para '1' o para '0', entonces si la señal de entrada binaria cambia de un estado lógico a otro, la fase de la señal de salida varía entre 0 y 180°, entonces para este tipo de modulación se debe configurar la señal portadora asegurando que esta oscile alrededor del cero decimal para poder multiplicar muestra a muestra la portadora con la fase correspondiente a los niveles lógicos. En la figura 5 se observa la señal modulada por desplazamiento de fase (PSK) (Sklar, 2001).

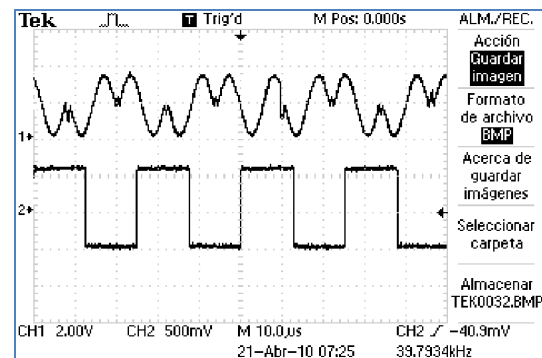


Fig. 53. Señal de salida para el esquema de modulación PSK.

Para la generación del esquema de modulación de amplitud en cuadratura (QAM) (Sklar, 2001), la señal de salida siempre debe ser constante en frecuencia así que los parámetros a variar son la fase y la amplitud. En la implementación de este esquema se toman 200 muestras que se generan con una señal seno sin desfase, así, cada muestra cubre un rango de 1.8 grados; por tanto, la muestra 25 corresponde a 45°, la muestra 75 corresponde a 135°, la muestra 125 corresponde a -135° y la muestra 175 corresponde a -45°. En un estado inicial las entradas en fase (I) y cuadratura (Q) están en cero; la fase inicial es de +45°, iniciando

en la muestra 25 y finalizando en la muestra 24. La carga del bit I1 se realiza 90° después de realizarse la fase inicial en la muestra 75 y el segundo bit Q1 se carga a 270° de la fase inicial en la muestra 175. La carga de los datos actuales de las componentes Q e I se realiza en la muestra inmediatamente anterior a la de inicio en este caso en la muestra 24 de esta manera se obtiene la señal de salida mostrada en la figura 6.

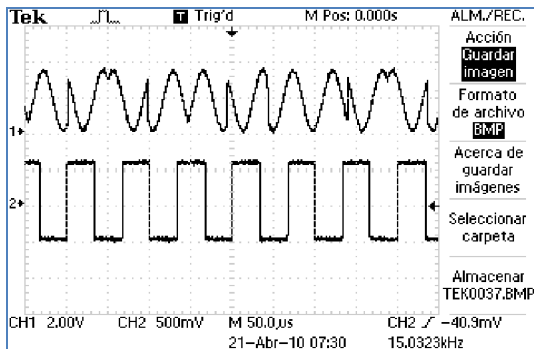


Fig. 64. Señal de salida para el esquema de modulación QAM.

La selección de cada esquema de modulación se realiza por medio del codificador en cuadratura, de tal forma que el usuario del modulo seleccione el tipo de modulación que requiera a la salida de la tarjeta. La asignación de código en la multiplexación de los esquemas de modulación se ilustra en la tabla 1.

Tabla 1. Asignación de código para cada esquema de modulación.

ESQUEMA DE MODULACION	CODIFICACION
AM	0001
FM	0010
ASK	0011
FSK	0100
PSK	0101
QAM	0110

La salida también es transmitida vía puerto de comunicación serial con el protocolo RS232 a un ordenador para ser visualizada por medio de Labview pero debido a la velocidad de transmisión se hace necesario la creación de una RAM mediante la herramienta de diseño Core Generator del Xilinx ISE 10.1 encargada de guardar las muestras de la señal de salida mientras que se envía una trama completa de datos. En la figura 7 se puede observar la programación en Labview para la adquisición de las señales por puerto serial y la visualización del sistema de comunicación.

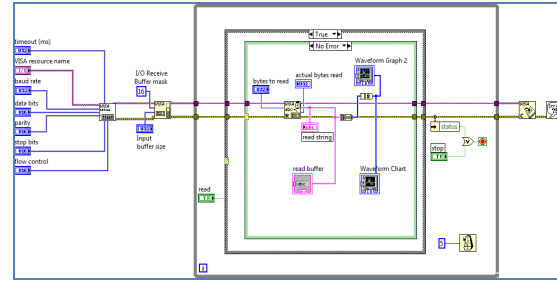


Fig. 65. Programación en Labview para visualización del sistema de comunicación.

Para la verificación práctica de cada uno de los esquemas se utilizó analizador de espectro y se hizo un análisis de los parámetros configurados en la FPGA. En la figura 7 puede apreciarse el espectro de la señal de AM para una frecuencia portadora de 1Mhz.

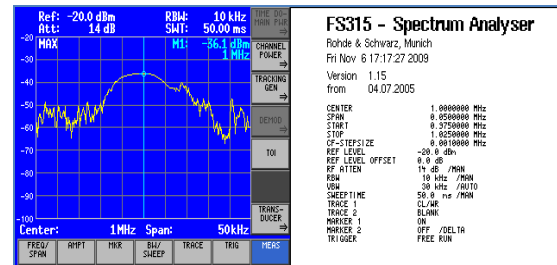


Fig. 76. Espectro de Salida para señal Modulada en Amplitud (AM).

3. CONCLUSIONES

Se implementó una herramienta didáctica que involucra la programación en VHDL para el diseño de esquemas de modulación analógico y digital; para lograr este objetivo, se implementó una etapa de acondicionamiento de potencia ajustando a los niveles soportados por la tarjeta, igualmente, por medio de Labview se realizó la adquisición de datos a través del puerto serial.

Una de las ventajas principales del uso de las FPGA y dispositivos lógicos programables es su procesamiento en paralelo, puesto que se realiza procesamiento de señales con varios propósitos, adicionalmente con la herramienta Core Generator de Xilinx ISE 10.1 crear dispositivos para tareas específicas es sencillo lo que simplifica la programación. Los equipos de telecomunicaciones como estaciones base incorporan dispositivos con esta tecnología, ya que por su procesamiento en paralelo y alta velocidad realizan procesamiento de señales de una manera de manera eficiente y con un costo moderado, tecnología conocida como *Software Defined Radio* (SDR).

REFERENCIAS

- Carlson, A.B., Paul, C. y Janeth, R. (2002). *Communications Systems*. Editorial Mc Graw Hill, Fourth Edition, USA.
- Sklar, B. (2001). *Digital Communications: Fundamentals and Applications*. Editorial Prentice Hall, Second Edition, USA.
- Brown, S. and Zvonko, Vranesic. (2005). *Fundamentals of Digital logic with VHDL Design*. Editorial Mc Graw Hill, Second Edition, USA.
- Haykin, S. (2001). *Communications Systems*. Editorial John Wiley & Sons, Fourth Edition, USA.

SITIOS WEB

- Xilinx. *Spartan-3E FPGA Starter Kit Board User Guide*.
http://www.xilinx.com/support/documentation/boards_and_kits/ug230.pdf (20 de enero de 2011)
- López P. Eric. (2008). *Ingeniería en Microcontroladores*. Protocolo SPI (Serial Peripheral Interface). México Distrito Federal.
<http://www.i-micro.com/version2/index.htm>
- Xilinx. *Tutorial: ISE 12.2 and the Spartan3e Board*.
www.eng.utah.edu/~cs3710/handouts/ISE-12-S3E.pdf (Agosto 2010)